

특허증

CERTIFICATE OF PATENT



특 허 제 10-2077743 호

Patent Number

출원번호 제 10-2013-0114707 호

Application Number

출원일 2013년 09월 26일

Filing Date

등록일 2020년 02월 10일

Registration Date

발명의명칭 Title of the Invention

적응형 등화기 및 그 제어 방법

특허권자 Patentee

등록사항란에 기재

발명자 Inventor

등록사항란에 기재

위의 발명은 「특허법」에 따라 특허등록원부에 등록되었음을 증명합니다.

This is to certify that, in accordance with the Patent Act, a patent for the invention has been registered at the Korean Intellectual Property Office.

2020년 02월 10일



QR코드로 현재기준
등록사항을 확인하세요



특허청

Korean Intellectual
Property Office

특허청장

COMMISSIONER,
KOREAN INTELLECTUAL PROPERTY OFFICE

박원주

등록사항

특 허 제 10-2077743 호
Patent Number

특허권자 Patentees

삼성전자주식회사(130111-*****)
경기도 수원시 영통구 삼성로 129 (매탄동)

연세대학교 산학협력단(274171-*****)
서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

발명자 Inventors

조성호

김왕수

윤진성

최우영

김호정

양문승



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0034901
(43) 공개일자 2015년04월06일

(51) 국제특허분류(Int. Cl.)
H04L 27/01 (2006.01)

(21) 출원번호 10-2013-0114707
(22) 출원일자 2013년09월26일
심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 삼성로 129 (매탄동)

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자

조성호

김왕수

(74) 대리인

리엔목특허법인

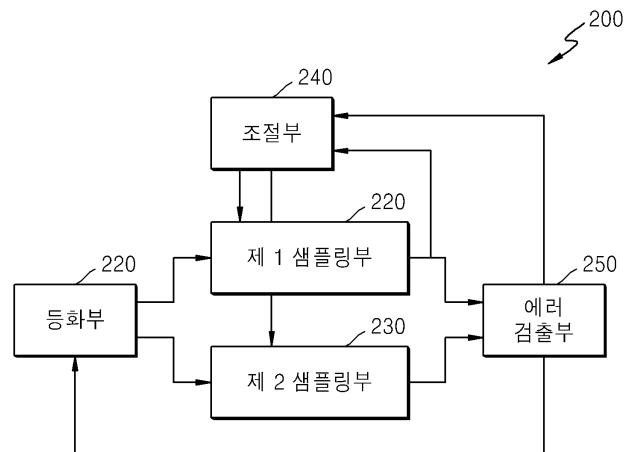
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 적응형 등화기 및 그 제어 방법

(57) 요약

샘플링을 수행하는 각 비교기 전단에서 신호의 감도(sensitivity) 차이를 생성한 후 두 개의 비교기가 같은 출력을 내보낼 때까지 등화계수를 적응적으로 제어하는 적응형 등화기 및 그 제어 방법을 개시한다.

대표도 - 도2



(72) 발명자
윤진성

김호정

최우영

양문승

명세서

청구범위

청구항 1

등화계수에 기초하여, 입력 신호를 등화하는 등화부;

상기 등화된 입력 신호로부터 센서티비티가 서로 다른 복수의 신호를 생성하고, 상기 센서티비티가 서로 다른 복수의 신호를 샘플링하는 복수의 샘플링부; 및

상기 샘플링한 신호들을 비교하여, 상기 등화계수를 결정하는 에러 검출부;

를 포함하고,

상기 등화부는 상기 샘플링한 신호들간에 에러가 없을 때까지 상기 결정된 등화계수에 기초하여 등화하는 적응형 등화기.

청구항 2

제 1 항에 있어서,

상기 복수의 샘플링부는,

상기 등화된 입력 신호로부터 센서티비티를 조절한 제 1 신호를 생성하여 샘플링하는 제 1 샘플링부; 및

상기 등화된 입력 신호로부터 센서티비티를 조절한 제 2 신호를 생성하여 샘플링하는 제 2 샘플링부;

를 포함하고, 상기 제 1 신호와 상기 제 2 신호의 센서티비티는 서로 다른 적응형 등화기.

청구항 3

제 2 항에 있어서,

상기 제 1 샘플링부 및 상기 제 2 샘플링부는,

상기 등화된 입력 신호로부터 센서티비티를 조절한 신호를 생성하는 프리-드라이버; 및

상기 센서티비티를 조절한 신호를 샘플링하여 0 또는 1의 값을 출력하는 비교기;

를 각각 포함하는 적응형 등화기.

청구항 4

제 3 항에 있어서,

상기 복수의 샘플링 신호들에 기초하여, 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신함으로써 상기 센서티비티를 조절하는 조절부를 더 포함하는 적응형 등화기.

청구항 5

제 4 항에 있어서,

상기 조절부는,

어느 샘플링 신호들에서 라이징 에지 또는 폴링 에지의 개수를 카운팅하는 에지 카운터; 및

상기 복수의 샘플링 신호들 간에 소정 레벨의 에러가 발생할 때까지, 상기 카운팅된 에지의 개수를 고려하여 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신하는 조절신호 결정부;

를 포함하는 적응형 등화기.

청구항 6

제 5 항에 있어서,

상기 조절신호 결정부는,

상기 에지의 개수가 제 1 소정의 개수에 해당하면 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신하고, 상기 소정 레벨의 에러가 발생하면 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 유지하는 적응형 등화기.

청구항 7

제 1 항에 있어서,

상기 에러 검출부는,

상기 복수의 샘플링 신호들이 서로 다른 경우에 에러로 판단하는 에러 판단부;

상기 판단된 에러의 개수를 카운팅하는 에러 카운터; 및

상기 카운팅된 에러의 개수를 고려하여 상기 등화부의 상기 등화계수를 제어하는 등화계수 결정부;

를 포함하는 적응형 등화기.

청구항 8

제 7 항에 있어서,

상기 등화계수 결정부는,

상기 에러의 개수가 제 2 소정의 개수에 해당하면 상기 등화계수를 갱신하고, 상기 에러가 카운팅되지 않으면 상기 등화계수를 유지하는 적응형 등화기.

청구항 9

등화계수에 기초하여, 입력 신호를 등화하는 단계;

상기 등화된 입력 신호로부터 센서티비티가 서로 다른 복수의 신호를 생성하고, 상기 센서티비티가 서로 다른 복수의 신호를 샘플링하는 단계; 및

상기 샘플링한 신호들을 비교하여, 상기 등화계수를 결정하는 단계;

를 포함하고,

상기 샘플링한 신호들간에 에러가 없을 때까지 상기 결정된 등화계수에 기초하여 등화하는 적응형 등화기의 제어 방법.

청구항 10

제 9 항에 있어서,

상기 샘플링하는 단계는,

상기 등화된 입력 신호로부터 센서티비티를 조절한 제 1 신호를 생성하여 샘플링하는 제 1 샘플링 단계; 및

상기 등화된 입력 신호로부터 센서티비티를 조절한 제 2 신호를 생성하여 샘플링하는 제 2 샘플링 단계;

를 포함하고, 상기 제 1 신호와 상기 제 2 신호의 센서티비티는 서로 다른 적응형 등화기의 제어 방법.

청구항 11

제 10 항에 있어서,

상기 제 1 샘플링 단계 및 상기 제 2 샘플링 단계는,

상기 등화된 입력 신호로부터 센서티비티를 조절한 신호를 생성하는 단계; 및

상기 센서티비티를 조절한 신호를 샘플링하여 0 또는 1의 값을 출력하는 단계;

를 각각 포함하는 적응형 등화기의 제어 방법.

청구항 12

제 11 항에 있어서,

상기 복수의 샘플링 신호들에 기초하여, 상기 등화된 입력 신호로부터 센서티비티를 조절한 신호를 생성하는 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신함으로써 상기 센서티비티를 조절하는 단계를 더 포함하는 적응형 등화기의 제어 방법.

청구항 13

제 12 항에 있어서,

상기 센서티비티를 조절하는 단계는,

어느 샘플링 신호들에서 라이징 에지 또는 폴링 에지의 개수를 카운팅하는 단계; 및

상기 복수의 샘플링 신호들 간에 소정 레벨의 에러가 발생할 때까지, 상기 카운팅된 에지의 개수를 고려하여 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신하는 단계;

를 포함하는 적응형 등화기의 제어 방법.

청구항 14

제 13 항에 있어서,

상기 갱신하는 단계는,

상기 에지의 개수가 제 1 소정의 개수에 해당하면 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신하고, 상기 소정 레벨의 에러가 발생하면 상기 프리-드라이버의 이득 또는 커먼 모드 전압을 유지하는 적응형 등화기의 제어 방법.

청구항 15

제 9 항에 있어서,

상기 등화계수를 결정하는 단계는,

상기 복수의 샘플링 신호들이 서로 다른 경우에 에러로 판단하는 단계;

상기 판단된 에러의 개수를 카운팅하는 단계; 및

상기 카운팅된 에러의 개수를 고려하여 상기 등화부의 상기 등화계수를 제어하는 단계;

를 포함하는 적응형 등화기의 제어 방법.

청구항 16

제 15 항에 있어서,

상기 등화계수를 제어하는 단계는,

상기 에러의 개수가 제 2 소정의 개수에 해당하면 상기 등화계수를 갱신하고, 상기 에러가 카운팅되지 않으면 상기 등화계수를 유지하는 적응형 등화기의 제어 방법.

청구항 17

제 9 항 내지 제 16 항 중 어느 한 항의 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체.

발명의 설명

기술 분야

적응형 등화기 및 그 제어 방법에 관한 것이다.

[0001]

배경 기술

- [0002] 최근, 고속 데이터 전송이 가능한 고속 전송 시스템에 대한 관심이 증대되고 있다. 특히, 대용량 데이터의 전송이 필요한 멀티미디어 분야에서 고속 전송 시스템에 대한 수요가 증가하고 있다.
- [0003] 고속 데이터 전송 과정에서 신호는 케이블, 인쇄 회로 기판, 또는 광섬유와 같은 전송 채널을 통과하는 동안 대역폭 제한에 의하여 데이터의 파형이 영향을 받게 된다. 대역폭 제한이 있는 경우, ISI (Inter-Symbol Interference)에 의하여 한 심볼의 에너지가 주변 심볼에 간섭을 일으켜 통신 성능을 열화 시키는 문제점이 발생할 수 있다. 특히, 전송 속도가 높아지고 심볼 간격이 짧아질 경우에 이러한 문제점은 더욱 가중되므로 오늘날 고속 데이터 통신에서 전송 속도를 제한하는 가장 주요한 원인이 된다.
- [0004] 이러한 채널의 대역폭 제한 문제를 해결을 위해서 제한된 대역폭을 보상해주기 위한 등화기(Equalizer)가 이용되어 왔다. 채널 특성이나 온도, 또는 전원 전압의 변화와 같은 환경 변화가 발생하였을 때, 등화기는 자동으로 최적의 채널 보상을 제공할 수 있어야 하며, 최근, 이에 대한 연구가 활발히 진행되고 있다.

발명의 내용

해결하려는 과제

- [0005] 샘플링을 수행하는 각 비교기 전단에서 신호의 센서티비티(sensitivity) 차이를 생성한 후 두 개의 비교기가 같은 출력을 내보낼 때까지 등화계수를 적응적으로 제어하는 적응형 등화기 및 그 제어 방법을 제공하는 것이다. 본 실시예가 이루고자 하는 기술적 과제는 상기된 바와 같은 기술적 과제들로 한정되지 않으며, 이하의 실시예들로부터 또 다른 기술적 과제들이 유추될 수 있다.

과제의 해결 수단

- [0006] 본 발명의 일 측면에 따른 적응형 등화기는, 등화계수에 기초하여, 입력 신호를 등화하는 등화부, 상기 등화된 입력 신호로부터 센서티비티가 서로 다른 복수의 신호를 생성하고, 상기 센서티비티가 서로 다른 복수의 신호를 샘플링하는 복수의 샘플링부, 및 상기 샘플링한 신호들을 비교하여, 상기 등화계수를 결정하는 에러 검출부를 포함하고, 상기 등화부는 상기 샘플링한 신호들간에 에러가 없을 때까지 상기 결정된 등화계수에 기초하여 등화한다.
- [0007] 본 발명의 다른 측면에 따른 적응형 등화기의 제어 방법은, 등화계수에 기초하여, 입력 신호를 등화하는 단계, 상기 등화된 입력 신호로부터 센서티비티가 서로 다른 복수의 신호를 생성하고, 상기 센서티비티가 서로 다른 복수의 신호를 샘플링하는 단계, 및 상기 샘플링한 신호들을 비교하여, 상기 등화계수를 결정하는 단계를 포함하고, 상기 샘플링한 신호들간에 에러가 없을 때까지 상기 결정된 등화계수에 기초하여 등화한다.
- [0008] 본 발명의 또 다른 측면에 따라 상기 적응형 등화기의 제어 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체가 제공된다.

발명의 효과

- [0009] 아날로그 디지털 변환기를 사용하지 않고, 간단한 비교기와 제어기만을 가지고 디지털 등화기 제어 회로를 구현함으로써, 시스템의 복잡도와 전력 소모를 줄이고 시스템의 동작 향상에 기여할 수 있다.

도면의 간단한 설명

- [0010] 도 1은 데이터 전송 시스템을 도시한 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 적응형 등화기의 내부 구성을 도시한 블록도이다.
- 도 3a 및 도 3b는 등화부에 의해 등화 전과 후의 입력 신호를 아이 다이어그램으로 나타낸 도면이다.
- 도 4는 제 1 샘플링부 및 제 2 샘플링부의 내부 구성을 도시한 블록도이다.
- 도 5는 조절부의 내부 구성을 도시한 블록도이다.
- 도 6a 및 도 6b는 조절부의 동작에 따른 에러 검출 결과를 설명하기 위한 도면이다.
- 도 7은 에러 검출부의 내부 구성을 도시한 블록도이다.

도 8a 및 도 8b는 등화부의 동작에 따른 에러 검출 결과를 설명하기 위한 도면이다.

도 9는 본 발명의 일 실시예에 따른 적응형 등화기에 의한 등화 전 각 비교기의 출력과 에러를 설명하기 위한 도면이다.

도 10은 본 발명의 일 실시예에 따른 적응형 등화기에 의한 등화 후 각 비교기의 출력과 에러를 설명하기 위한 도면이다.

도 11 및 도 12는 본 발명의 일 실시예에 따른 적응형 등화기의 제어 방법을 나타내는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0011] 이하 첨부된 도면을 참조하면서 본 발명을 한정하지 아니하고 오로지 예시를 위한 실시예에 의해 본 발명을 상세히 설명하기로 한다. 본 발명의 하기 실시예는 본 발명을 구체화하기 위한 것일 뿐 본 발명의 권리 범위를 제한하거나 한정하는 것이 아님은 물론이다. 본 발명의 상세한 설명 및 실시예로부터 본 발명이 속하는 기술분야의 전문가가 용이하게 유추할 수 있는 것은 본 발명의 권리범위에 속하는 것으로 해석된다.
- [0012] 본 명세서에서 사용되는 '구성된다' 또는 '포함한다' 등의 용어는 명세서 상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다.
- [0013] 또한, 본 명세서에서 사용되는 '제 1' 또는 '제 2' 등과 같이 서수를 포함하는 용어는 다양한 구성 요소들을 설명하는데 사용할 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만 사용된다.
- [0014] 본 실시예들은 적응형 등화기 및 그 제어 방법에 관한 것으로서 이하의 실시예들이 속하는 기술 분야에서 통상의 지식을 가진 자에게 널리 알려져 있는 사항들에 관해서는 자세한 설명을 생략한다.
- [0015] 도 1은 데이터 전송 시스템을 도시한 블록도이다. 도 1에 도시된 구성요소들 외에 다른 범용적인 구성요소들이 더 포함될 수 있음을 본 발명과 관련된 기술 분야에서 통상의 지식을 가진 자라면 이해할 수 있다.
- [0016] 도 1을 참조하면, 데이터 전송 시스템은 데이터를 전송하는 송신기(10)와 전송된 데이터를 수신하는 수신기(20)를 포함할 수 있다. 도 1에 도시된 바와 같이, 송신기(10)와 수신기(20)는 분리된 형태일 수 있으나, 트랜시버와 같이 송신 기능과 수신 기능이 결합된 형태가 될 수도 있다.
- [0017] 송신기(10)는 데이터를 전송하기 위한 다양한 형태의 신호를 전송할 수 있다. 예를 들어, 송신기(10)가 광통신용 송신기인 경우, 빛의 점멸을 이용하여 데이터를 수신기(20)에 전송할 수 있다.
- [0018] 수신기(20)는 수신회로(100), 등화기(200), 클럭/데이터 복원(Clock and Data Recovery, CDR)회로(300)를 포함할 수 있다. 수신회로(100)는 외부로부터 입력되는 신호를 수신한다. 등화기(200)는 데이터가 전송되는 채널에 의한 신호의 왜곡을 보상한다. 클럭/데이터 복원(CDR)회로(300)는 등화기(200)에 의해 등화된 신호를 이용하여 데이터를 복원한다. 이하, 본 발명의 일 실시예에 따른 등화기(200)의 특징을 살펴본다.
- [0019] 도 2는 본 발명의 일 실시예에 따른 적응형 등화기의 내부 구성을 도시한 블록도이다. 도 2에 도시된 구성요소들 외에 다른 범용적인 구성요소들이 더 포함될 수 있음을 본 발명과 관련된 기술 분야에서 통상의 지식을 가진 자라면 이해할 수 있다.
- [0020] 도 2를 참조하면, 본 발명의 일 실시예에 따른 적응형 등화기(200)는 등화부(210), 제 1 샘플링부(220), 제 2 샘플링부(230), 조절부(240), 에러 검출부(250)를 포함할 수 있다.
- [0021] 등화부(210)는 등화기(200)에 입력되는 신호의 이득을 조절하여, 입력 신호를 등화한 신호를 출력한다. 등화부(210)는 등화계수에 기초하여 동작하는 등화 필터로 구성될 수 있다. 등화기(200)에 입력되는 신호는 송신기(10)에서 전송할 때 데이터와 비교해 볼 때 전송 채널의 의해 왜곡이 발생한 신호이다. 등화부(210)는 전송 채널의 특성을 고려하여 신호의 왜곡을 보상하는데, 등화계수에 따라 그 왜곡 보상 정도를 결정한다. 도 3a 및 도 3b를 참조하여, 등화부(210)의 동작에 대해 살펴본다.
- [0022] 도 3a 및 도 3b는 등화부에 의해 등화 전과 후의 입력 신호를 아이 다이어그램으로 나타낸 도면이다. 아이 다이어그램이란 입력 신호를 단위 간격으로 나누어 분할하고, 분할된 세그먼트들을 중첩하여 표시한 다이어그램을

말한다.

- [0023] 도 3a는 등화부(210)에 의해 등화 전 입력 신호를 아이 다이어그램으로 나타낸 것이다. 송신기(10)에서 전송한 데이터가 전송 채널의 영향을 받아 에지가 뚜렷한 신호가 아닌 감쇄된 형태의 신호로 입력되고, 이를 단위 간격으로 나누어 분할하여 중첩하여 표시하면 도 3a에 도시된 바와 같은 아이 다이어그램이 생성된다. 이와 같은 아이 다이어그램을 같은 신호의 경우, 0과 1의 구분 기준이 되는 기준선을 정하는 것이 어렵고, 신호의 크기 또한 다양하여 수신기(20)에서 수신한 데이터의 값을 결정하는 것이 곤란하다. 이와 같은 경우, 등화 과정을 거쳐 전송 채널에 의한 왜곡을 보상하여, 데이터 값을 구분할 수 있도록 해 줄 수 있다.
- [0024] 도 3b는 등화부(210)에 의해 등화 후 입력 신호를 아이 다이어그램으로 나타낸 것이다. 0 볼트를 기준으로 할 때, 상하 구분이 명확하므로 0과 1의 데이터 구분이 가능하다. 즉, 등화부(210)는 입력된 신호를 샘플링하여 데이터 값을 쉽게 결정할 수 있도록 입력된 신호의 이득을 조절할 수 있다.
- [0025] 도 4는 제 1 샘플링부 및 제 2 샘플링부의 내부 구성을 도시한 블록도이다. 도 4에 도시된 구성요소들 외에 다른 범용적인 구성요소들이 더 포함될 수 있음을 본 발명과 관련된 기술 분야에서 통상의 지식을 가진 자라면 이해할 수 있다.
- [0026] 본 발명의 일 실시예에 따른 적응형 등화기(200)는 복수 개의 샘플링부를 가질 수 있으며, 도 2에서 두 개의 샘플링부를 포함하는 적응형 등화기(200)를 도시하였을 뿐, 샘플링부의 개수가 이에 한정되는 것은 아니다.
- [0027] 복수의 샘플링부는 등화부(210)에서 등화된 입력 신호로부터 센서티비티(sensitivity)가 서로 다른 복수의 신호를 각각 생성하고, 센서티비티가 서로 다른 복수의 신호를 샘플링할 수 있다. 즉, 제 1 샘플링부(220)는 등화부(210)에서 등화된 입력 신호로부터 센서티비티(sensitivity)를 조절한 제 1 신호를 생성하여 샘플링하고, 제 2 샘플링부(230) 역시 등화부(210)에서 등화된 입력 신호로부터 센서티비티(sensitivity)를 조절한 제 2 신호를 생성하여 샘플링할 수 있다. 제 1 샘플링부(220)와 제 2 샘플링부(230)는 등화부(210)로부터 동일한 신호를 입력받지만, 각각 서로 다른 센서티비티를 가지도록 비교기의 전단에서 전처리된다.
- [0028] 도 4에 도시된 바와 같이, 제 1 샘플링부(220)는 제 1 프리-드라이버(222)와 제 1 비교기(224)를 포함할 수 있다. 제 1 프리-드라이버(222)는 등화부(210)에서 등화된 입력 신호로부터 센서티비티를 조절한 신호를 생성할 수 있다. 제 1 프리-드라이버(222)는 CML(Current Mode Logic) 앰플리파이어와 같은 버퍼로 구현될 수 있다. 제 1 프리-드라이버(222)는 제 1 비교기(224)의 전단에 위치하여, 제 1 비교기(224)로 출력하는 신호를 전처리할 수 있다. 구체적으로, 제 1 프리-드라이버(222)의 이득 또는 커먼 모드 전압을 갱신함으로써, 제 1 비교기(224)로 출력하는 제 1 신호의 센서티비티가 차이가 생기도록 할 수 있다. 예를 들어, 제 1 프리-드라이버(222)를 구성하는 버퍼의 바이어스 전압을 제어함으로써 제 1 프리-드라이버(222)의 이득이나 커먼 모드 전압이 조절될 수 있다.
- [0029] 제 1 비교기(224)는 제 1 프리-드라이버(222)로부터 센서티비티가 조절된 제 1 신호를 샘플링하여, 소정의 기준 전압과 비교함으로써, 샘플링된 데이터가 0인지 1인지 판단하여 출력할 수 있다. 제 1 비교기(224)는 입력되는 클럭(clk)에 따라, 샘플링을 수행할 수 있다.
- [0030] 제 2 샘플링부(230)도 제 2 프리-드라이버(232)와 제 2 비교기(234)를 포함할 수 있다. 제 2 샘플링부(230)의 제 2 프리-드라이버(232)와 제 2 비교기(234)는 제 1 샘플링부(220)의 제 1 프리-드라이버(222) 및 제 1 비교기(224)와 같은 방식으로 동작한다. 다만, 제 1 샘플링부(220)의 제 1 프리-드라이버(222)와 제 2 샘플링부(230)의 제 2 프리-드라이버(232)는 등화부(210)로부터 입력되는 동일한 신호로부터 센서티비티 차이가 있는 신호를 생성하기 위해 서로 다른 조절신호를 입력받는다. 이때, 조절신호는 조절부(240)로부터 전달되며, 이하, 도 5에서 설명한다.
- [0031] 도 5는 조절부의 내부 구성을 도시한 블록도이다. 도 5에 도시된 구성요소들 외에 다른 범용적인 구성요소들이 더 포함될 수 있음을 본 발명과 관련된 기술 분야에서 통상의 지식을 가진 자라면 이해할 수 있다.
- [0032] 도 5를 참조하면, 조절부(240)는 에지 카운터(242)와 조절신호 결정부(244)를 포함할 수 있다. 조절부(240)는 복수의 샘플링 신호들에 기초하여, 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신함으로써 등화된 입력 신호로부터 센서티비티를 조절할 수 있다.
- [0033] 에지 카운터(242)는 제 1 비교기(224) 또는 제 2 비교기(234)에서 출력되는 0 또는 1의 값에 기초하여, 라이징 에지(rising edge) 또는 폴링 에지(falling edge)의 개수를 카운팅할 수 있다.
- [0034] 조절신호 결정부(244)는 복수의 샘플링 신호들 간에 소정 레벨의 에러가 발생할 때까지, 에지 카운터(242)에서

카운팅된 에지의 개수를 고려하여 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신할 수 있다. 이때, 제 1 프리-드라이버(222) 또는 제 2 프리-드라이버(232)로 입력되는 조절신호는 각 프리-드라이버의 바이어스 전압 값이 될 수 있다. 서로 다른 바이어스 전압 값에 따라 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232)를 각각 거친 신호들은 서로 다른 센시티비티를 갖는 신호가 될 수 있다.

[0035] 조절신호 결정부(244)는 카운팅된 에지의 개수가 제 1 소정의 개수에 해당하면 프리-드라이버의 이득 또는 커먼 모드 전압을 갱신하고, 소정 레벨의 에러가 발생하면 프리-드라이버의 이득 또는 커먼 모드 전압을 유지하도록 할 수 있다.

[0036] 도 6a 및 도 6b는 조절부의 동작에 따른 에러 검출 결과를 설명하기 위한 도면이다. 도 6a는 조절부(240)의 동작을 나타내는 도면이고, 도 6b는 복수의 샘플링부에서 출력되는 복수의 샘플링 신호들이 서로 다른 경우 에러로 취급하여 에러를 검출한 결과를 나타내는 도면이다.

[0037] 도 6a를 보면 X 시점까지 조절부(240)에서 프리-드라이버에 입력한 바이어스 전압이 계속해서 상승되다가, X 시점부터 바이어스 전압을 일정하게 유지하였음을 알 수 있다. 도 6b를 보면, X 시점까지 복수의 샘플링 신호들간에 충분한 에러가 발생되지 않았고, 조절부(240)에서 바이어스 전압을 일정하게 유지한 X 시점부터 소정 레벨의 에러가 발생한 것을 알 수 있다.

[0038] 도 7은 에러 검출부의 내부 구성을 도시한 블록도이다. 도 7에 도시된 구성요소들 외에 다른 범용적인 구성요소들이 더 포함될 수 있음을 본 발명과 관련된 기술 분야에서 통상의 지식을 가진 자라면 이해할 수 있다.

[0039] 에러 검출부(250)는 에러 판단부(252), 에러 카운터(254), 등화계수 결정부(256)을 포함할 수 있다.

[0040] 에러 판단부(252)는 복수의 샘플링부 내의 각 비교기에서 출력되는 복수의 샘플링 신호들이 서로 다른 경우에 에러로 판단할 수 있다. 이때, 비교기는 0 또는 1의 값을 출력하므로, 에러 판단부(252)는 XOR 게이트를 이용함으로써 쉽게 구현할 수 있다. 즉, 두 비교기의 출력 값이 서로 다르면 에러라고 판단하여 1의 값을 출력하고, 두 비교기의 출력 값이 서로 같으면 에러가 아니므로 0의 값을 출력할 수 있다.

[0041] 에러 카운터(254)는 에러 판단부(252)에서 판단된 에러의 개수를 카운팅할 수 있다. 에러 판단부(252)는 에러일 때만 1의 값을 출력하므로, 1의 값을 카운팅함으로써 에러 카운팅이 가능하다.

[0042] 등화계수 결정부(256)는 카운팅된 에러의 개수를 고려하여 등화부(210)의 등화계수를 제어할 수 있다. 예를 들어, 등화계수 결정부(256)는 에러 카운터(254)에서 카운트한 에러의 개수가 제 2 소정의 개수에 해당하면 등화계수를 갱신하고, 에러가 카운팅되지 않으면 등화계수를 유지함으로써 등화부(210)의 등화계수를 제어할 수 있다. 등화부(210)는 복수의 샘플링부에서 샘플링한 신호들 간에 에러가 없을 때까지 등화계수 결정부(256)에서 결정한 등화계수에 기초하여 입력 신호를 등화한다.

[0043] 도 8a 및 도 8b는 등화부의 동작에 따른 에러 검출 결과를 설명하기 위한 도면이다. 도 8a는 등화부(210)의 동작을 나타내는 도면이고, 도 8b는 복수의 샘플링부에서 출력되는 복수의 샘플링 신호들이 서로 다른 경우 에러로 취급하여 에러를 검출한 결과를 나타내는 도면이다.

[0044] 도 8a를 보면 Y 시점까지 등화부(210)에서 등화계수를 갱신하며, 입력되는 신호의 이득을 조절하여 등화가 수행되다가, Y 시점부터 등화 동작이 유지되었음을 알 수 있다. 도 8b를 보면, Y 시점까지 복수의 샘플링 신호들간에 에러가 있었고, 등화부(210)에서 등화 동작을 일정하게 유지한 Y 시점부터 에러가 없어졌음을 알 수 있다. 즉, 에러가 있으면 등화부에 등화계수가 갱신되고 갱신된 등화계수에 따라 적응적으로 등화가 수행되나, 에러가 없으면 등화계수가 유지됨을 알 수 있다.

[0045] 도 9는 본 발명의 일 실시예에 따른 적응형 등화기에 의한 등화 전 각 비교기의 출력과 에러를 설명하기 위한 도면이다.

[0046] 도 9를 보면 송신기(10)에서 전송한 원 데이터(Data)와 수신기(10)에서 등화 전 각 비교기의 출력(First Comp, Second Comp) 및 검출된 에러(Error)를 나타내고 있다.

[0047] 송신기(10)에서 전송한 원 데이터(Data)는 에지가 명확한 디지털 데이터였으나, 수신기(20)의 각 비교기의 출력(First Comp, Second Comp)은 전송 채널의 영향에 의해 신호가 감쇄되고 왜곡된 것을 알 수 있다. 원 데이터(Data)의 일부 신호가 누락된 부분도 있고, 제 1 비교기의 출력(First Comp)과 제 2 비교기의 출력(Second Comp) 간에 차이가 있는 부분이 존재한다. 도 9에서 점선으로 박스 표시를 한 곳을 보면, 제 1 비교기의 출력(First Comp)과 제 2 비교기의 출력(Second Comp) 간에 차이가 있는 부분과 아래의 에러(Error) 그래프에서 에

러로 표시된 부분은 같은 시간 축 상에 존재함을 알 수 있다.

- [0048] 도 10은 본 발명의 일 실시예에 따른 적응형 등화기에 의한 등화 후 각 비교기의 출력과 에러를 설명하기 위한 도면이다.
- [0049] 도 10을 보면 송신기(10)에서 전송한 원 데이터(Data)와 수신기(10)에서 등화 후 각 비교기의 출력(First Comp, Second Comp) 및 검출된 에러(Error)를 나타내고 있다.
- [0050] 송신기(10)에서 전송한 원 데이터(Data)와 수신기(20)의 각 비교기의 출력(First Comp, Second Comp)을 비교하면, 시간 축 상에서 수신기(20)의 각 비교기의 출력(First Comp, Second Comp)이 약간의 지연이 발생하였으나 신호의 누락 없고, 제 1 비교기의 출력(First Comp)과 제 2 비교기의 출력(Second Comp) 간에 차이가 있는 부분이 거의 존재하지 않음을 알 수 있다. 제 1 비교기의 출력(First Comp)과 제 2 비교기의 출력(Second Comp) 간에 차이가 있는 부분에 나타나는 에러(Error) 역시 에러 그래프에서 거의 나타나지 않았고, 클리치 수준의 신호만 미세하게 존재함을 알 수 있다.
- [0051] 도 11 및 도 12는 본 발명의 일 실시예에 따른 적응형 등화기의 제어 방법을 나타내는 흐름도이다. 이하, 생략된 내용이라 하더라도 본 발명의 일 실시예에 따른 적응형 등화기(200)에 관하여 이상에서 기술된 내용은 본 발명의 일 실시예에 따른 적응형 등화기(200)의 제어 방법에도 적용될 수 있으며, 그 역 또한 마찬가지이다.
- [0052] 송신기(10)에서 전송한 신호가 수신기(20)에 수신되면 전송 채널에 의한 왜곡을 보상하기 위하여 등화기를 통과시킨다. 본 발명의 일 실시예에 따른 적응형 등화기(200)에 신호가 입력될 때 그 처리 과정을 적응형 등화기(200)의 제어 방법과 함께 이하 살펴본다.
- [0053] 등화기(200)에 입력된 신호는 등화부(210)를 거치게 된다. 처음 입력된 신호의 경우 아직 등화계수가 결정되지 않아 등화부(210)를 거치더라도 입력 신호와 거의 같은 상태이다.
- [0054] 등화부(210)를 통과한 입력 신호는 샘플링을 위하여 복수의 비교기에 입력되는데, 본 발명의 일 실시예에 따른 적응형 등화기의 경우, 각 비교기 전단에 프리-드라이버를 두어, 등화부(210)를 통과한 입력 신호에 대해 센서티비티 차이를 발생시킨다. 설명의 편의를 위해, 두 개의 비교기를 사용하는 경우, 각 비교기 전단에 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232)가 위치한다. 따라서, 등화부(210)에 의해 등화된 입력 신호는 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232)로 입력된다. 이때, 조절부(240)에서 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232) 각각의 이득 또는 커먼 모드 전압을 갱신하기 위해 조절신호를 인가할 수 있다.(S 1110) 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232) 각각의 이득 또는 커먼 모드 전압을 갱신함으로써, 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232)로 입력되는 등화된 입력 신호의 센서티비티에 차이가 발생하게 된다.
- [0055] 제 1 프리-드라이버(222)와 제 2 프리-드라이버(232) 각각의 출력은 제 1 비교기(224)와 제 2 비교기(234)에 입력되는데, 입력 신호의 센서티비티 차이에 의해 비교기가 0 또는 1을 정확히 출력할 수도 있고, 아닐 수도 있다. 제 1 비교기(224)와 제 2 비교기(234)에 입력되는 신호는 센서티비티 차이가 클수록 제 1 비교기(224)와 제 2 비교기(234)의 출력 값이 서로 달라질 가능성이 크다. 제 1 비교기(224) 또는 제 2 비교기(234)의 출력 값 중 어느 하나에 기초하여, 비교기의 출력에 대한 라이징 에지 또는 폴링 에지의 개수를 카운팅한다.(S 1120)
- [0056] 제 1 비교기(224) 또는 제 2 비교기(234)의 출력 값은 0 또는 1이 되는데, 그 출력 값이 서로 다른 경우, 도 9의 에러 그래프에서 본 바와 같은 에러 펄스가 발생한다. 에러 펄스가 발생하여 1의 값을 가지는 경우, 에러의 개수를 하나 증가시킨다.(S 1130, S 1140) 만약, 제 1 비교기(224) 또는 제 2 비교기(234)의 출력 값이 같다면, 에러 펄스가 생기지 않는다.
- [0057] 제 1 비교기(224)와 제 2 비교기(234)에 입력되는 입력 신호의 센서티비티 차이가 클수록 에러 펄스가 생겨나고, 에러 카운팅이 증가하게 된다. 만약, 에러를 카운트한 값을 저장하고 있는 에러 레지스터의 값이 소정 레벨(K)의 에러에 해당하는 경우(S 1150), 더 이상 입력 신호의 센서티비티 차이를 더 크게 만들어 줄 필요가 없고, 도 12의 'A' 단계로 진행한다. 만약, 그렇지 않다면, S 1120에서 카운팅한 에지의 개수에 따라(S 1160) 입력 신호의 센서티비티 차이를 더 크게 만들어 주기 위해 프리-드라이버 조절신호를 더 큰 값으로 결정하고, 에지 레지스터를 초기화할 수 있다.(S 1170) 에지를 카운트한 값을 저장하고 있는 에지 레지스터의 값이 제 1 소정의 개수(L)이 아닌 경우, 에지의 개수를 하나 더 추가한다.(S 1180)
- [0058] 도 12는 제 1 비교기(224)와 제 2 비교기(234)에 입력되는 입력 신호의 센서티비티 차이가 충분하여, 제 1 비교기(224)와 제 2 비교기(234)에서 샘플링한 신호간에 소정 레벨 이상의 에러가 존재하는 경우, 등화계수를 적응

적으로 제어하여 샘플링한 신호 간에 에러가 생기지 않도록 하는 과정을 나타내고 있다.

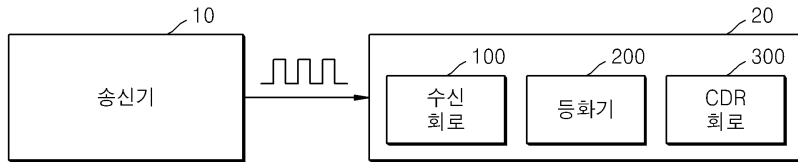
- [0059] 먼저, 등화부(210)에 등화 계수가 입력된다.(S 1210) 제일 낮은 값의 등화 계수가 입력된다. 등화 계수에 기초하여, 입력 신호를 등화하고, 등화된 입력 신호에 대해 제 1 비교기(224)와 제 2 비교기(234)의 출력 값을 비교하여 에러 여부를 판단한다.(S 1220) 제 1 비교기(224)와 제 2 비교기(234)의 출력 값이 다르면 에러를 카운트한다.(S 1230) 만약, 에러의 개수가 제 2 소정의 개수(M)에 해당하면(S 1240), 등화계수를 한 단계 높은 값으로 결정하고, 에러 레지스터는 초기화하며(S 1250), 갱신된 등화계수에 따라 다시 등화부(210)에 의해 등화를 거친다. 에러가 더 이상 카운팅되지 않는 경우, 등화계수를 유지된다.(S 1260)
- [0060] 본 발명의 일 실시예에 따른 적응형 등화기 및 그 제어 방법은 비교기의 앞 단 프리-드라이버의 이득을 다르게 하여 비교기 센서티비티 차이를 생성한 후, 두 비교기가 같은 출력을 내보낼 때까지 등화기의 계수를 적응 제어하는 방식이다. 이는 회로 전체적인 디퍼런셜 동작을 유지해 줌으로써 샘플링 시점에서 비교기의 최소 센서티비티의 부담이 기존의 방법에 비해 2배 이상 줄어들면서 전원 잡음도 극복해 줄 수 있다. 또한 프리-드라이버를 사용함으로써 신호 이득을 높임과 동시에 Input Referred Noise를 줄여주게 되어 신호의 SNR을 증대시킬 수 있다.
- [0061] 또한, 아날로그-디지털 변환기를 사용하는 대신 간단한 비교기를 이용하여 등화 신호의 크기 정보를 디지털화함으로써 아날로그-디지털 변환기를 사용하는 구조에 비하여 적은 복잡도와 낮은 전력 소모만으로 디지털 회로를 이용한 적응 알고리즘을 구현이 가능하다.
- [0062] 한편, 상술한 본 발명의 실시예에 따른 적응형 등화기의 제어 방법은 컴퓨터에서 실행될 수 있는 프로그램으로 작성가능하고, 컴퓨터로 읽을 수 있는 기록매체를 이용하여 이와 같은 프로그램을 동작시키는 범용 디지털 컴퓨터에서 구현될 수 있다. 이와 같은 컴퓨터로 읽을 수 있는 기록매체는 마그네틱 저장매체(예를 들면, 롬, 플로피 디스크, 하드 디스크 등), 광학적 판독 매체(예를 들면, 시디롬, 디브이디 등)와 같은 저장매체를 포함한다.
- [0063] 이제까지 본 발명에 대하여 그 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

부호의 설명

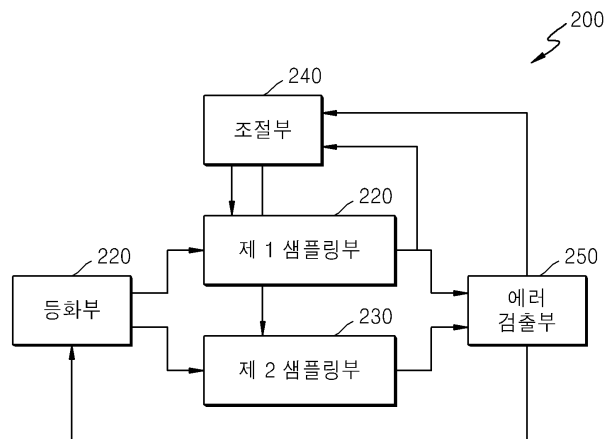
- [0064] 200 ... 적응형 등화기
- 210 ... 등화부
- 220 ... 제 1 샘플링부
- 222 ... 제 1 프리-드라이버
- 224 ... 제 1 비교기
- 230 ... 제 2 샘플링부
- 232 ... 제 2 프리-드라이버
- 234 ... 제 2 비교기
- 240 ... 조절부
- 242 ... 에지 카운터
- 244 ... 조절신호 결정부
- 250 ... 에러 검출부
- 252 ... 에러 판단부
- 254 ... 에러 카운터
- 256 ... 등화계수 결정부

도면

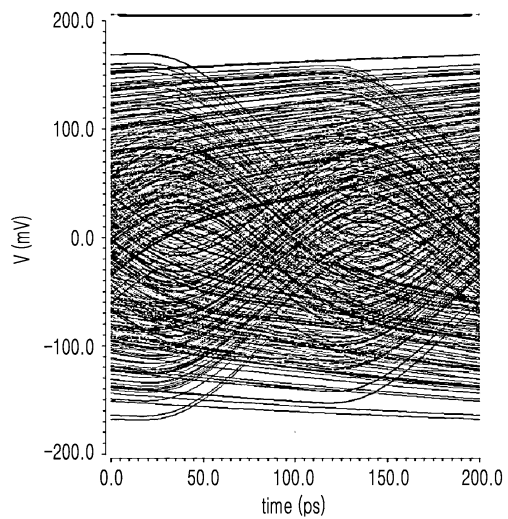
도면1



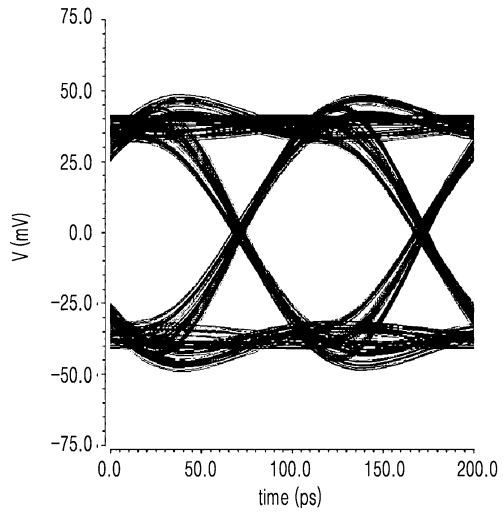
도면2



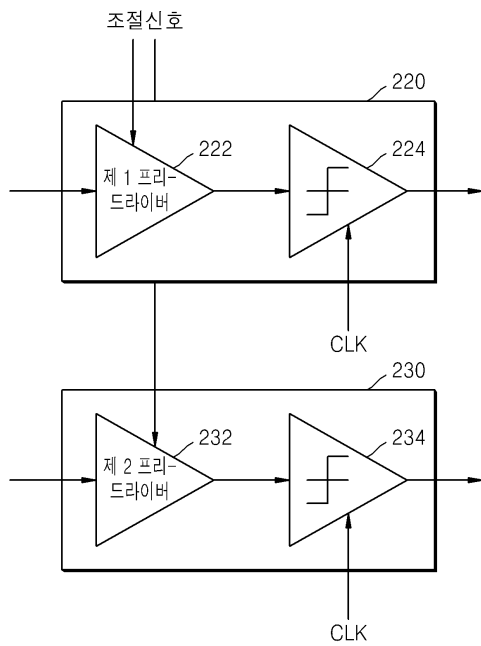
도면3a



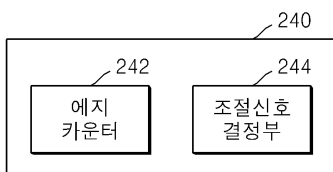
도면3b



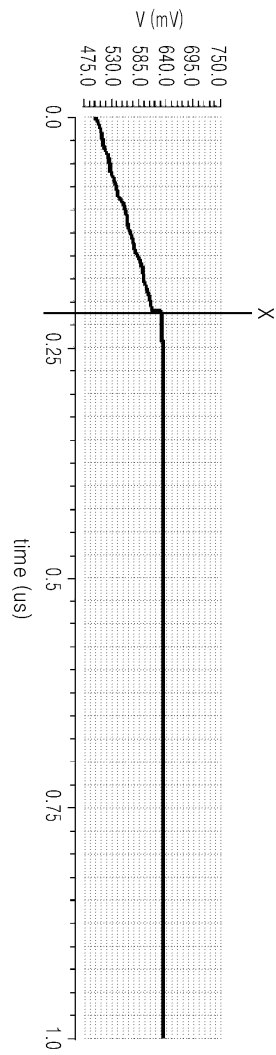
도면4



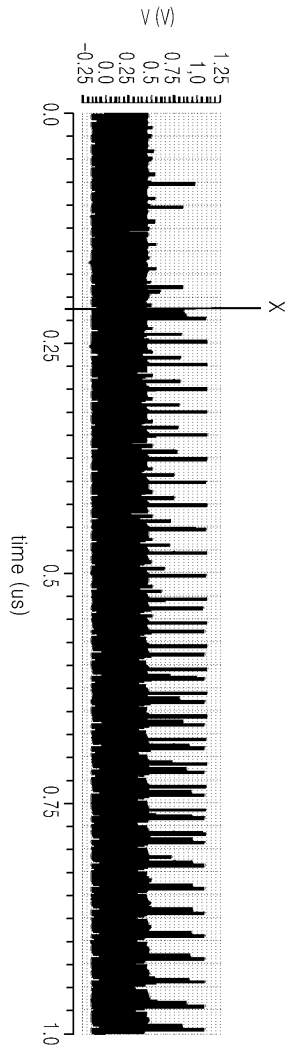
도면5



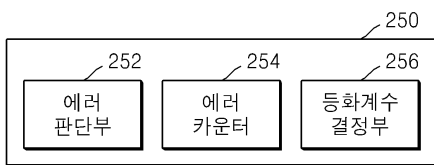
도면6a



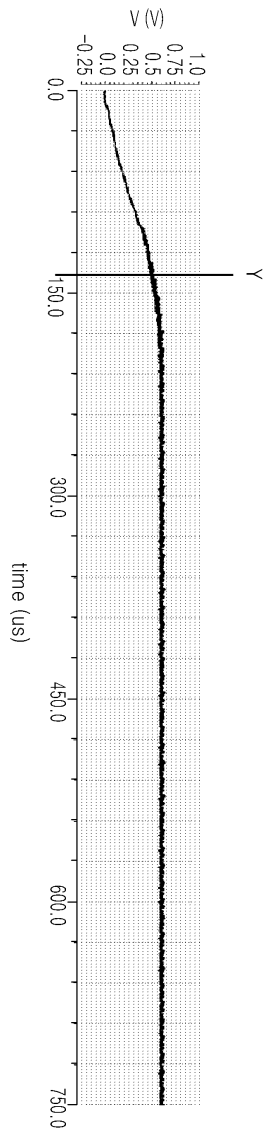
도면6b



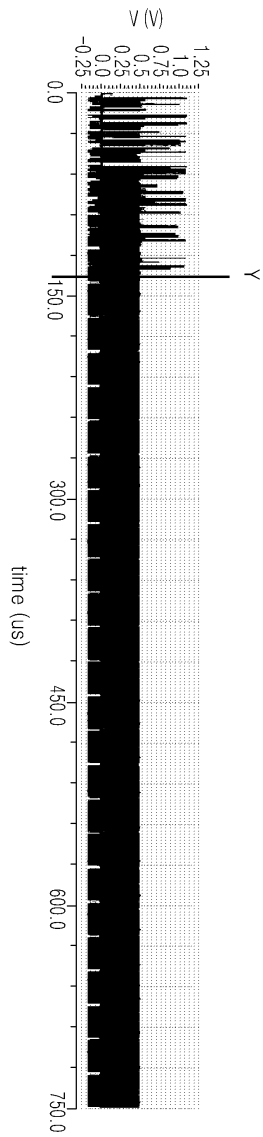
도면7



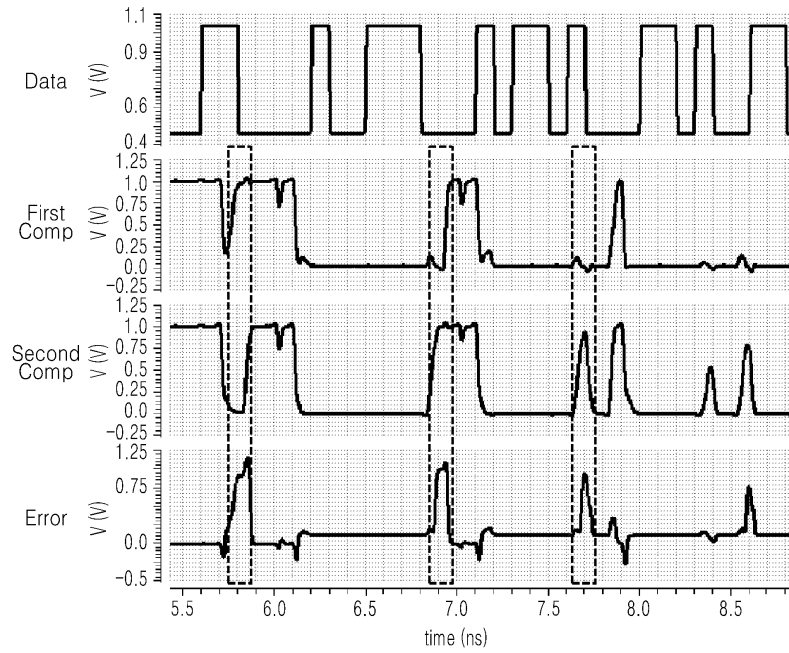
도면8a



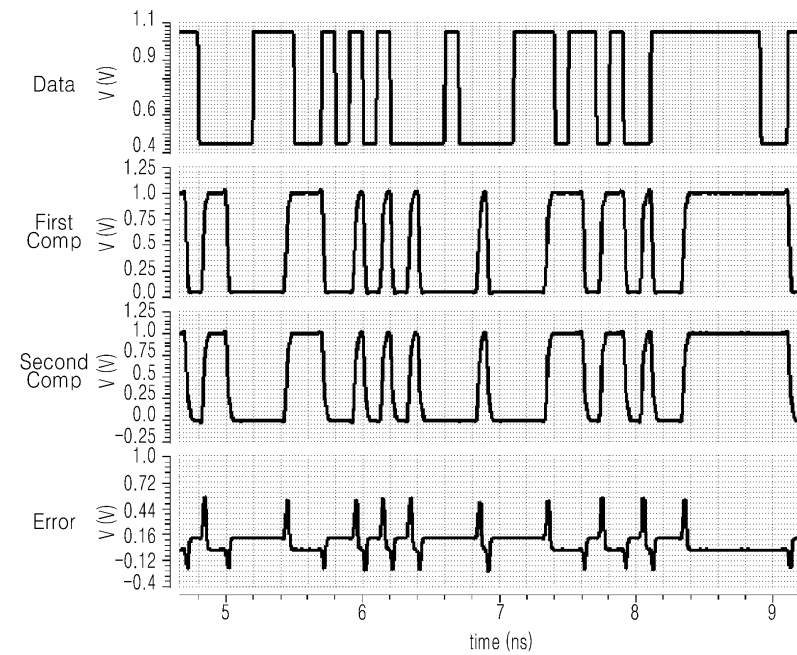
도면8b



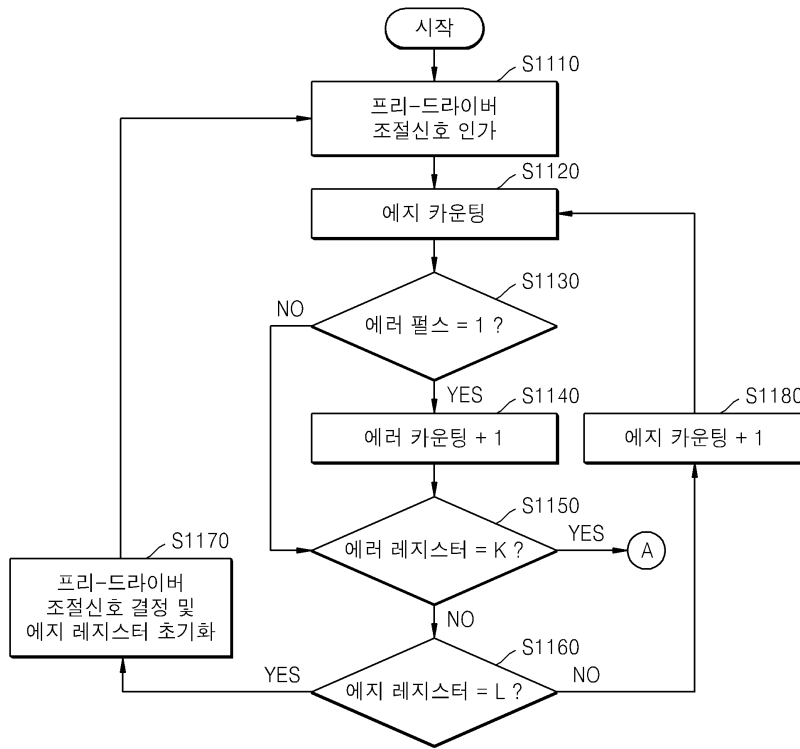
도면9



도면10



도면11



도면12

